



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05081041 A**(43) Date of publication of application: **02 . 04 . 93**

(51) Int. Cl.

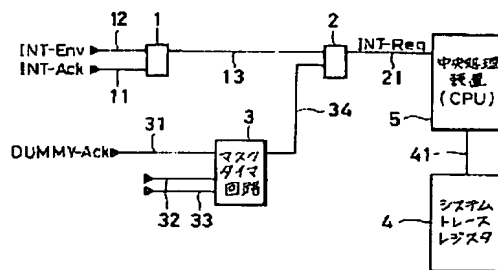
**G06F 9/46**(21) Application number: **03267175**(71) Applicant: **NEC ENG LTD**(22) Date of filing: **18 . 09 . 91**(72) Inventor: **SATO KAZUHISA**(54) **INFORMATION PROCESSOR**

COPYRIGHT: (C)1993,JPO&amp;Japio

(57) Abstract:

**PURPOSE:** To execute an interruption processing owing to the same cause after prescribed time passes when the processing of an interruption request is not immediately executed by holding the interruption request and judging whether the interruption processing can be executed or not.

**CONSTITUTION:** An interruption request signal is given to CPU 5 through an interruption request register 1 and an interruption request mask circuit 2. CPU 5 refers to the content of a system trace register 4 and judges whether the interruption processing of a main program can be executed or not. When a system is judged to be once returned to the main program since the interruption processing cannot be executed at present, the interruption request signal is invalidated by the mask circuit 2 for a set period in a mask timer circuit 3. The mask circuit 2 validates the interruption request signal after prescribed time elapses and it can execute the interruption processing again.



(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-81041

(43)公開日 平成5年(1993)4月2日

(51)Int.Cl.<sup>5</sup>

G 0 6 F 9/46

識別記号

3 1 1 F

庁内整理番号

8120-5B

F I

技術表示箇所

E 8120-5B

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平3-267175

(22)出願日 平成3年(1991)9月18日

(71)出願人 000232047

日本電気エンジニアリング株式会社

東京都港区西新橋3丁目20番4号

(72)発明者 左藤 和久

東京都港区西新橋三丁目20番4号 日本電

気エンジニアリング株式会社内

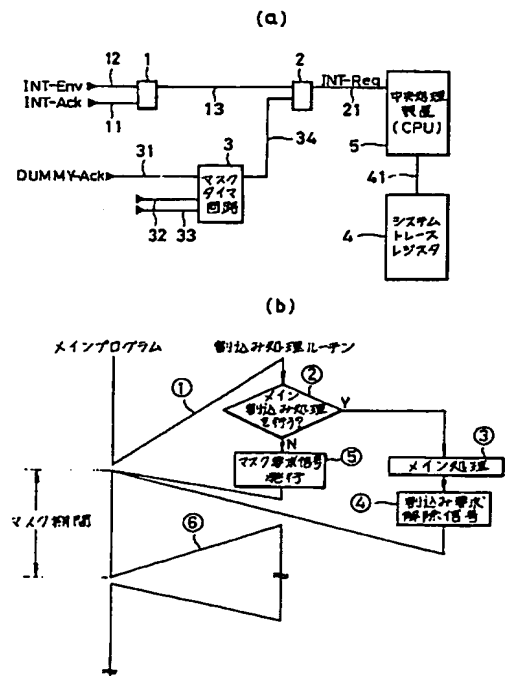
(74)代理人 弁理士 ▲柳▼川 信

(54)【発明の名称】 情報処理装置

(57)【要約】

【目的】 ハードウェア動作の都合上割り込み要求の処理が即座に行えない場合、一時的にメインプログラムのソフトウェア処理に戻し、再度同一の割り込み要因により割り込み処理を行う。

【構成】 入力された割り込み要求信号を保持するレジスタ1と、その割り込み要求信号の入力にตอบสนองして現在割り込み処理を行えるか否かを判断する手段②と、現在割り込み処理を行えないと判断したときレジスタ1の出力を所定時間マスクするマスクタイマ回路3とを設け、このマスク終了後レジスタ1の出力に基づいて割り込み処理を行う。



## 【特許請求の範囲】

【請求項1】 入力された割込み要求信号を保持する保持手段と、前記割込み要求信号の入力に应答して現在割込み処理を行えるか否かを判断する手段と、現在割込み処理を行えないと判断したとき前記保持手段の出力を所定時間マスクする手段とを有し、このマスク終了後前記保持手段の出力に基いて割込み処理を行うようにしたことを特徴とする情報処理装置。

## 【発明の詳細な説明】

## 【0001】

【技術分野】 本発明は情報処理装置に関し、特に割込み処理に関する。

## 【0002】

【従来技術】 従来の情報処理装置内における割込み処理は、割込み要求信号が有効になるとソフトウェアは即座に割込み処理を行い、割込み処理を終了する時には、その割込み要求要因を消して割込み信号を無効にし、処理を終了するものである。

【0003】 ところで、メインプログラムのソフトウェア処理とは無関係に発生した割込み要求の処理が、メインプログラムのソフトウェア処理によるハードウェア動作の都合上行えないため、一時的にメインプログラム処理に戻し、一定時間経過後、再度同一の割込み要求が欲しいような場合がある。例えば、ソフトウェア命令後、ハードウェアの動作の中に割込みが発生し、即座に割込み処理を行うと動作中のハードウェアに影響を及ぼし、かつこの割込み要求が発生したら必ず処理を行わなければならない場合等である。

【0004】 しかし、かかる場合でも、上述した従来の割込み処理の方式によれば、即座に割込み処理を行い、処理後には割込み要求要因が消されてしまうため、対応できないという欠点があった。

## 【0005】

【発明の目的】 本発明は上述した従来の欠点を解決するためになされたものであり、その目的はハードウェア動作の都合上割込み要求の処理が即座に行えない場合には所定時間経過後に再度同一の割込み要求により割込み処理を行うことができる情報処理装置を提供することである。

## 【0006】

【発明の構成】 本発明による情報処理装置は、入力された割込み要求信号を保持する保持手段と、前記割込み要求信号の入力に应答して現在割込み処理を行えるか否かを判断する手段と、現在割込み処理を行えないと判断したとき前記保持手段の出力を所定時間マスクする手段とを有し、このマスク終了後前記保持手段の出力に基いて割込み処理を行うようにしたことを特徴とする。

## 【0007】

【実施例】 次に、本発明について図面を参照して説明する。

2

【0008】 図1(a)は本発明による情報処理装置の一実施例の構成を示すブロック図である。図において、本発明の一実施例による情報処理装置は、割込み要求レジスタ1と、マスク回路2と、マスクタイマ3と、システムトレースレジスタ4と、中央処理装置(CPU)5とを含んで構成されている。

【0009】 割込み要求レジスタ1は、割込み要因信号(INT—Env)12が有効になるとセットされ、その出力である割込み要求レジスタ出力信号13を有効にする。また、このレジスタ1は割込み要求解除信号(INT—Ack)11が有効になると、その出力である割込み要求レジスタ出力信号13は無効になる。ここで、割込み要求解除信号11は、本情報処理装置内で予め決められたソフトウェアの命令で有効になるものとする。

【0010】 マスクタイマ回路3は、マスク要求信号(DUMMY—Ack)31が有効になると、タイマ設定信号32及び33で設定された期間だけマスク信号34を有効にする。ここで、マスク要求信号31は、情報処理装置内で予め決められた割込み要求解除信号11とは別のソフトウェアの命令で有効になるものとする。また、信号32及び33はマスクタイマのタイマ値を設定するための信号であるので、タイマ値設定条件の数により本信号の数は決定される。なお、本信号は、スイッチ信号でもレジスタの出力信号でも良いものとする。

【0011】 マスク回路2は割込み要求信号のマスク回路であり、マスク信号34が無効状態のときは、割込み要求レジスタ出力信号13が有効になると割込み要求信号(INT—Req)21を有効にする。マスク信号34が有効のときは、割込み要求レジスタ出力信号13が有効であっても割込み要求信号21は有効にしない。

【0012】 システムトレースレジスタ4は、本情報処理装置内のハードウェア情報を保持している。割込み処理ルーチン内では、このシステムトレースレジスタ4を参照し、メインの割込み処理を行うか、又は処理を行わずに一度メインプログラム処理に戻すかを判断する。

【0013】 また、図1(b)は本実施例の装置におけるソフトウェアのフローチャートである。このフローチャートと図1(a)のブロック図とをあわせて動作を説明する。

【0014】 割込み要因信号12が有効になると、レジスタ出力信号13が割込み要求のマスク回路2を介して、割込み要求信号21として、CPU5に与えられる。CPU5は、これをきっかけにしてソフトウェアの割込み処理を開始する(図(b)①)。

【0015】 割込み処理ルーチン内では、システムトレースレジスタ4の内容を参照して、割込み処理ルーチンが開始される前のシステム状態を確認し、メインプログラムの割込み処理を行えるか否かを判断する(図1(b)②)。

【0016】 処理が行えると判断したならば、要求に応

3

じた必要な処理を行い(図1(b)③)、割込み処理を終了する。割込み処理の終了時には、割込み要求解除信号11を有効にし、レジスタ出力信号13を無効にする(図1(b)④)。

【0017】一旦メインプログラムに戻すと判断したならば、直ちに処理を中断し、マスク要求信号31を有効にして割込み処理を終了する(図1(b)⑤)。そして、マスク要求信号31を有効にすると、タイマ値設定信号32及び33で設定された時間だけマスク信号34が有効となり、その間割込み要求信号21は無効となる。なお、このとき、レジスタ出力信号13は無効のままになっている。

【0018】所定時間が経過し、マスク信号34が無効になると、再度レジスタ出力信号13によって割込み要求信号21が有効となり、割込み処理を行うことができる(図1(⑥))。

【0019】一方、図2は本実施例での各信号のタイミングチャートである。

【0020】図2(a)にはメイン割込み処理を行う場合の各部の動作が示されており、図2(b)には一度メインプログラムに処理を戻す場合の各部の動作が示されている。

【0021】まず、図2(a)を参照すると、割込み要因信号12が立上ると、その立上りタイミングでレジスタ出力信号13及び割込み要求信号21が立上る(図中のA)。ここで、メイン割込み処理を行うか否かが判断される(図1(b)②)。その判断の結果、メイン割込み処理を行う場合(図1(b)②→③)、所定の割込み処理が行われる。

【0022】割込み処理が終了すると、割込み要求解除信号11が立上り、その立上りタイミングでレジスタ出力信号13及び割込み要求信号21が立下がる(図中のB)。次に、図2(b)を参照すると、割込み要因信号12が立上ると、その立上りタイミングでレジスタ出力信号13及び割込み要求信号21が立上る(図中のA)。ここで、メイン割込み処理を行うか否かが判断さ

4

れる(図1(b)②)。その判断の結果、一度メイン割込み処理を行う場合(図1(b)②→⑤)、マスク要求信号31が立下がり、マスクタイマ回路からマスク信号34が出力される。

【0023】その後所定のマスク期間(図中のCDの期間)が経過すると、マスク状態が解除される。このとき、レジスタ出力信号13は有効のままであるため、割込み要求信号21が立上る(図中のD)。これにより、所定の割込み処理が行われる。

10 【0024】割込み処理が終了すると、割込み要求解除信号11が立上り、その立上りタイミングで割込み要求信号21が立下がる(図中のB)。

【0025】

【発明の効果】以上説明したように本発明は、割込み要求を保持しておくとともに現在割込み処理を行えるか否かを判断することにより、割込み要求の処理が、メインプログラムのソフトウェア処理によるハードウェア動作の都合上行えないため、一時的にメインプログラムのソフトウェア処理に戻し、一定時間経過後、再度同一の割込み要求が欲しいような場合でも、割込み要求要因を消さずに、一旦割込み処理を終了させ一定時間経過後、再度同一の割込み要因により割込みを発生させることができ、割込み処理を行うタイミングを制御することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施例による情報処理装置の主要部の構成を示すブロック図及びそのソフトウェアのフローチャートである。

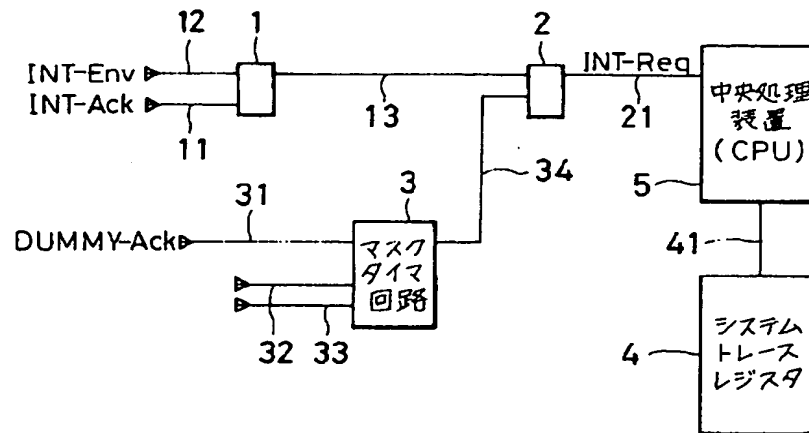
【図2】図1中の各信号のタイミングチャートである。

30 【符号の説明】

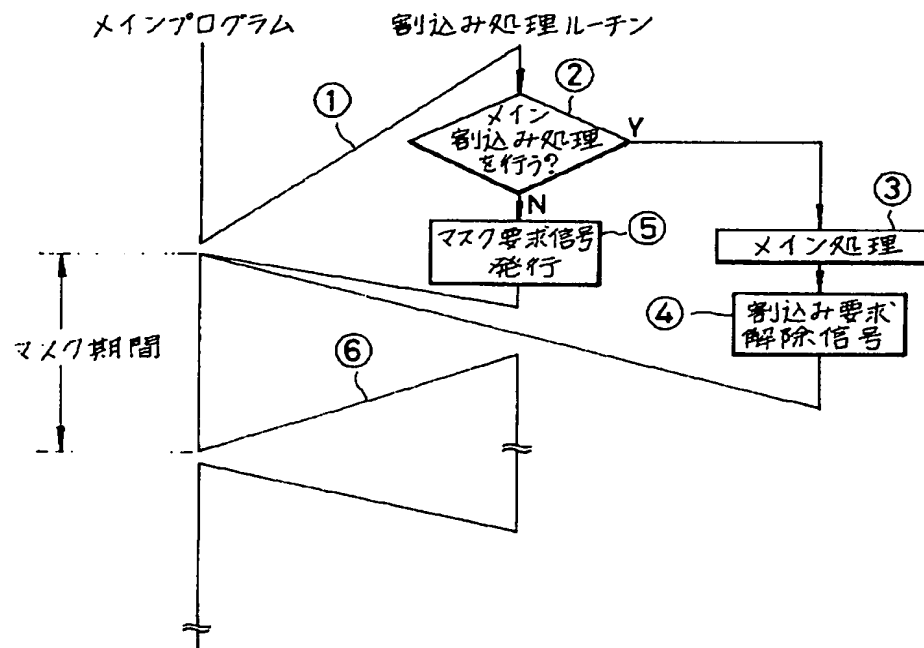
- 1 割込み要求レジスタ
- 2 マスク回路
- 3 マスクタイマ回路
- 4 システムトレースレジスタ
- 5 中央処理装置

【図1】

(a)



(b)



【図2】

